

ワイヤレスコミュニケーションテスタ VC3300

VC3300 Wireless Communication Tester

石津 哲 ^{*1}	寺井 健二 ^{*2}
ISHIDU Tetsu	TERAI Kenji
林 康二 ^{*3}	杉谷 邦明 ^{*1}
HAYASHI Kouji	SUGITANI Kuniaki

携帯電話機の生産ライン用テストに特化したワイヤレスコミュニケーションテスタ VC3300 を開発した。VC3300は低価格化、小型軽量化を実現しながら、その測定精度やテストスピードは従来のハイエンドテスタに匹敵する製品である。この優れたコストパフォーマンスを実現するために、ハードウェアの規模を抑制しながら必要な機能・性能を実現する独自技術を駆使した。また、生産ラインで連続使用されることを想定し、信頼性にも留意して設計した。

We have developed the VC3300 Wireless Communication Tester dedicated to testing on production lines for mobile phones. The VC3300 is low cost, compact, and light weight, yet is comparable to conventional high-end testers in measuring accuracy and testing speed. To achieve superior cost-effectiveness, we used our original technologies for delivering essential functions and performance while restricting the hardware size. The VC3300 is designed with careful attention to reliability for continuous service in production lines for mobile phones.

1. はじめに

携帯電話は今や生活の必需品となり、先進国のみならず世界中にその普及は進んでおり、世界の生産台数は年間で約10億台に達すると言われている。近年の電子工学、通信工学における技術の集大成とも言える携帯電話であるが、一般ユーザーにとっては消費される生活必需品に過ぎず、技術的な困難さの割にはそのコストに対する要求は非常に厳しい。

そのような条件の中、携帯電話機メーカー各社は激しい競争の中で生き残りを賭け、高機能化・高性能化を実現しながら、いかにコストを下げるかでしのぎを削っている。

携帯電話は、その出荷時において、厳密な調整と検査が必須とされる特異なコンシューマー製品であり、調整や検査に要する時間と、そこに導入される高価な測定器・テスタの価格がローコスト化の大きな障害となっている。

ワイヤレスコミュニケーションテスタ VC3300は、この

ような市場ニーズに応えるために開発した。設計コンセプトを生産ライン用テスタにフォーカスすることで、優れた機能・性能と高速なテストを実現しながら、大胆なコスト低減を実現できた。

本稿では、製品の特長と、主にテストスピード、コストダウンに貢献した技術を中心に述べる。本器の外観を、図1に示す。

2. 特長

本器の特長を、以下に挙げる。

(1) 高速・高精度測定の実現

WCDMA (Wideband Code Division Multiple Access)



図1 VC3300 外観

*1 通信・測定器事業部 高周波計測開発センター

*2 通信・測定器事業部 要素技術開発センタープラットフォーム技術統括

*3 通信・測定器事業部 要素技術開発センタープラットフォーム技術統括

の無線特性で同時測定可能な項目の場合、約0.2秒で測定が完了し、高価なハイエンドテスタに匹敵する測定スピードを実現した。また、RF (Radio Frequency) パワーの出力及び測定精度は全バンド、全レンジで ± 0.5 dB (typical 値) を実現した。

- (2) 3つのテストモードを選択可能
TXRXモード／マニュアルモード／シナリオモードの3つのテストモードを持っている。生産ラインにおけるRF調整とRF検査に対応すると共に、音声呼やテレビコールの試験も可能とする。また、シナリオモードによりPC接続無しでスタンドアロンで自動テストを実現し、リモート通信の時間ロスを解消した。
- (3) 高信頼性
故障の主要原因となるRF回路の機械式リレースイッチを完全に排除し、全て電子式リレースイッチで設計した。特に生産ラインにおいては連続稼働が前提となるため、この部分の故障率の低減で信頼性を大きく向上させた。
- (4) 低コスト
ハードウェアアーキテクチャが生産ラインでのテスト目的に最適化されており、高価なハイエンドテスタと変わらぬパフォーマンスを有しながら、価格は1/2以下となった。
- (5) 小型・軽量
サイズ 426(W) × 177(H) × 300(D) mm、質量 約 10 kg と従来のハイエンドテスタの約半分であり、工場のスペースコスト低減に貢献する。
- (6) 将来への拡張性
将来の新しい通信方式や付加的な無線テスト機能の追加などにタイムリーに対応するため、柔軟性のあるハードとソフトのアーキテクチャを採用した。ソフトウェアによる機能拡張は、USB (Universal Serial Bus) メモリを使用して簡単にインストールできる。

3. 構成

VC3300の構成を、図2に示す。生産ラインに適用できる携帯電話機テスタとして、高速テストと大幅なコストダウンを検討するに当たっては、RF回路の最適化と共に、変復調処理、測定処理、プロトコル処理およびGUI (Graphical User Interface) 処理を含めた総合性能を、できるだけ低コストのハードウェア上で実現できるように、使用する部品を増やさずに複数の機能を実行するよう工夫した。

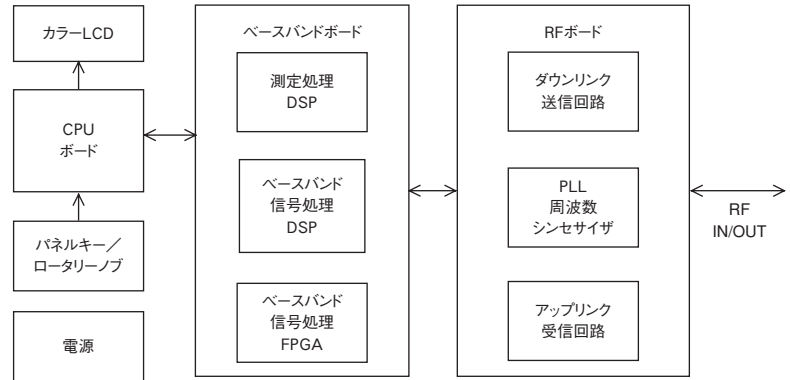


図2 VC3300 ハードウェア構成

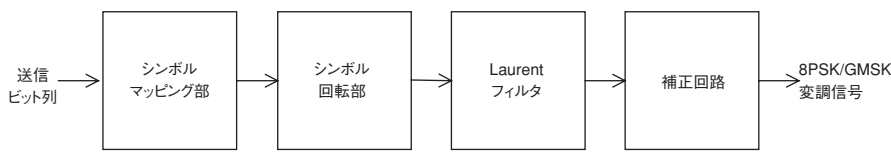
- (1) ベースバンド回路規模の削減
従来のプログラム書き換えによる WCDMA, GSM (Global System for Mobile communications) の複数方式への対応に加えて、EDGE (Enhanced Data Rates for GSM Evolution) 対応のための 8PSK (Phase Shift Keying) と GMSK (Gaussian Minimum Shift Keying) の2つの変復調方式の同時動作をアルゴリズムの工夫により、1個のFPGA (Field Programmable Gate Array) に収容した。
- (2) ファームウェア処理の最適化
測定処理では、ハイエンドテスタと同様に測定専用の DSP (Digital Signal Processor) を搭載することで高速な解析を可能にしている。プロトコル処理については、物理層の処理以外には専用のプロセッサを持たず、GUI処理と同一のCPU上に実装した上、GUIの処理方法を最適に調整することで、必要なリアルタイム性を確保しつつ、ハードウェアコストの増加を回避した。
- (3) スタンドアロンテスト機能
これまでサービス用テスタの主流であった自動テスト機能を踏襲し、外部通信コマンドによるリモート制御システム並みの柔軟性を実現することで、生産ラインでのスタンドアロン稼働を可能にした。

3.1 変復調処理部

WCDMAとGSMの変復調処理は、回路規模削減のためFPGAのプログラム書き換えにより実現しているが、EDGE対応では1つの変復調回路で8PSKとGMSKの2つの変復調処理を実現している。その処理の構成を、図3に示す。

EDGE対応の変復調処理では、シンボルマッピング部とシンボル回転部のパラメーターを切り替えることで、8PSKとBPSK (Binary Phase Shift Keying) の一次変調信号を生成した。さらにそれを Laurent フィルタで処理することで、8PSKとGMSKの変復調信号を生成している。た

■EDGE対応の変調処理



■EDGE対応の復調処理

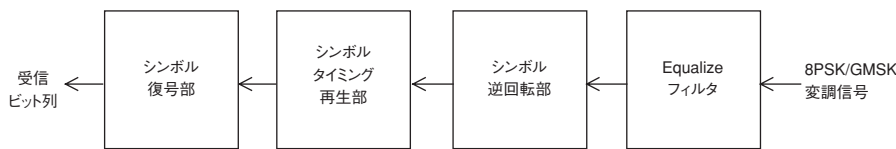


図3 ベースバンド信号処理FPGAの変復調処理構成

だし、GMSK変調時はこのままでは変調誤差が大きいいため、補正值により誤差を補正している。

EDGE対応の復調処理では、Equalizeフィルタとシンボル逆回転の処理を行うことで、送信側で発生したシンボル間干渉とシンボル回転を除去した後、通常のPSK復調処理によりデータを再生している。

8PSKとGMSKでは、復調でのシンボル逆回転量とシンボルマッピングが異なるが、時分割処理でパラメータを切り替えることで対応している。

3.2 リアルタイム性の確保

VC3300では、携帯電話機に対応したプロトコルの処理と、GUIの処理を単一のCPUで実行しているが、いずれの処理も以下のようなリアルタイム性を確保する必要がある。

(1) プロトコル処理

WCDMA, GSMの通信規格に定められた一定の時間内に処理を行うこと。

(2) GUI処理

プロトコル処理が発生している間においても、キー操作等による画面更新の応答速度が不自然に感じな

い程度に維持されること。

プロトコル処理とGUI処理を単一のCPUで並行動作させると、それぞれの処理は排他的にしか実行されないため、描画処理にかかる時間によっては、プロトコル処理のリアルタイム性を確保できなくなる場合がある。同じCPU上の処理時間で比較した場合、描画処理は一般にプロトコル処理よりも重い処理である。以前に開発した下位機種であるVC200⁽¹⁾では、画素数が640×480ドットの構成で

あり、これに対してプロトコル処理と描画処理の共存は問題にならなかった。

しかし、画素数を1024×768ドットに拡張したVC3300では、描画するドット数が約2.6倍に増えたことにより、プロトコル処理への影響が無視できなくなった。ユーザーインターフェースの軽快な応答と、プロトコル処理のリアルタイム性を両立させるため、描画処理のスケジューリングを次のようにした(図4)。

- ・描画要求を受け付ける専用のスレッドを設け、描画が終了しなくても要求に対する応答を直ちに返すようにした。
- ・描画処理中に、更に描画要求を受けた場合、一旦描画をアボートし、再描画を行うようにした。
- ・描画処理中でもプロトコル処理が行われるように、明示的にプロセス切り替えを行うようにした。

上記のスケジューリングを行った結果、ロータリーノブが回され設定値を変更する要求が高い頻度で継続するような場合でも、プロトコル処理の遅延を回避することができた。また、描画要求に対する応答を直ぐに返すことによって、ユーザーは次の操作を連続して行えるので、操作感が軽くなる。その際、画面の更新も全て行う訳ではなく、例えば画面上でカーソルを素早く移動させる場合は、途中の描画を間引くことで、最新の操作に対して画面の更新を追従させることができる。

以上の工夫により、CPU等のハードウェアを追加することなく、描画処理とプロトコル処理のリアルタイム性を実現し、低コスト化と小型化に寄与した。また、ボトルネックになり易い描画処理時間を短縮することにより、プロトコル処理だけでなく、測定処理完了の受け付け、結果の画面表示、および結果のリモート制御インタフェースへの出力等の処理も描画処理の影響を受けることなく実行できるため、トータルのテスト時間短縮に寄与することができた。

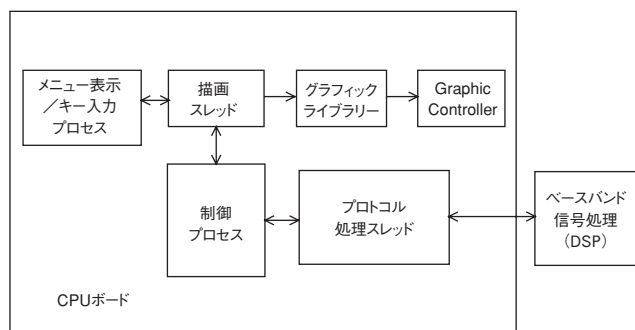


図4 ファームウェア構成

#	Test Item	Type	Limit/Condition	Result	Unit	Judge
124	Inner Loop PWR 1	Min	Step H,0.85<=<=3.15	1.61	dB	Pass
125	Inner Loop PWR 10	Avg	Step H,15.70<=<=24.30	20.31	dB	Pass
126	Inner Loop PWR 10	Max	Step H,15.70<=<=24.30	21.20	dB	Pass
127	Inner Loop PWR 10	Min	Step H,15.70<=<=24.30	19.75	dB	Pass
128	Change Condition	Avg	0_wcdma5_F2	-	-	-
129	TX PWR RRCoff	Max	18.30<=<=25.70	23.64	dBm	Pass
130	TX PWR RRCoff	Max	18.30<=<=25.70	23.79	dBm	Pass
131	TX PWR RRCoff	Min	18.30<=<=25.70	23.61	dBm	Pass
132	Inner Loop PWR 1	Avg	Step E,-1.60<=<=-0.40	-0.99	dB	Pass
133	Inner Loop PWR 1	Max	Step E,-1.60<=<=-0.40	-0.62	dB	Fail
134	Inner Loop PWR 1	Min	Step E,-1.60<=<=-0.40	-1.25	dB	Pass
135	Inner Loop PWR 10	Avg	Step E,-12.30<=<=-7.70	-9.98	dB	Pass
136	Inner Loop PWR 10	Max	Step E,-12.30<=<=-7.70	-9.18	dB	Pass
137	Inner Loop PWR 10	Min	Step E,-12.30<=<=-7.70	-11.03	dB	Pass
138	Inner Loop PWR 1	Avg	Step F,0.40<=<=1.60	0.99	dB	Pass
139	Inner Loop PWR 1	Max	Step F,0.40<=<=1.60	1.33	dB	Pass
140	Inner Loop PWR 1	Min	Step F,0.40<=<=1.60	0.42	dB	Pass
141	Inner Loop PWR 10	Avg	Step F,7.70<=<=12.30	10.00	dB	Pass
142	Inner Loop PWR 10	Max	Step F,7.70<=<=12.30	11.03	dB	Pass
143	Inner Loop PWR 10	Min	Step F,7.70<=<=12.30	9.21	dB	Pass

図5 シナリオモード実行画面例

3.3 シナリオモード

従来の生産ライン向けの携帯電話機テスタは、GP-IB通信やEthernet通信等のリモート制御インタフェースを通して、外部に接続したコントローラが測定条件と手順を詳細に指示することでテストを自動的に実行する形態が取られていた。

一方、携帯電話機の故障診断に使用されるサービス向けテスタでは、ユーザーはテスト条件を変更できるが、テストの実行順序は変更できない半固定的な自動テストモードを内蔵し、外部コントローラ無しで決まった手順のテストを行うものが主流である。しかしながら、生産ラインにおける完成状態での最終動作テストおよび不良品の解析工程では、予め定められたテスト条件と手順に加え、手作業と人の判断が介入できる自動テストモードを装備することが求められている。そのため、サービス用テスタをこの用途に転用する場合、測定精度、測定スピード、テストシーケンスの制約の点から、必ずしも満足いくパフォーマンス、柔軟性が得られない場合がある。

このことから、ハイエンドテスタと同等の性能を持つテスタに、外部制御と同等なテストシーケンスの柔軟性を持たせた自動テストモードを内蔵することは、テスタの使い易さと運用の柔軟性を大幅に高めるものとなる。以下、VC3300が提供するシナリオモードの特長を解説する。

従来のミドルレンジ以上の携帯電話機テスタが、その設定と動作の複雑さを外部PCによるリモートコマンド制御でカバーしてきたことに対し、VC3300のシナリオモードは、スタンドアロンで自動試験を実現することができる。具体的には、シナリオファイルという設定・動作シーケンスを記述したファイルに従って試験を行い、その結果を結果ファイルに出力している。

シナリオファイルはCSV(Common Separated Values)フォーマットで構成されているため、テキストエディタやExcel等により容易に編集が可能である。シナリオファイルの内部は、‘ヘッダー記述部’、‘パラメーター記述部’、‘コンディション記述部’、‘シーケンス記述部’の4

種類のパートから構成されている。

‘コンディション’記述部は、周波数、パワー、パワー補正値の組み合わせを、アップリンクとダウンリンクの両方向について定義するものである。携帯電話機の試験では、周波数とパワーによる接続条件を次々と変えて測定を行うことが多い。また、テスタと携帯電話機との接続に使用するケーブルやアンテナカプラによるパワーの減衰を補正するパワー補正値は周波数に依存して変化する。これらの条件を一箇所にまとめてリスト形式で記述することで編集性を向上させた。また、‘コンディション記述部’の内容は、実行時に画面内に常時表示されるため、現在どのような条件で試験を行っているのか、一目で認識可能となっている(図5)。

‘シーケンス記述部’は、携帯電話機との接続方法と測定項目をリスト形式で記述することにより、記述された順番通りに自動試験が行われる。‘シーケンス記述部’には測定結果の良否判定条件を設定することができるので、測定結果の判断も自動化することができる。

以上のように作成したシナリオファイルを実行した結果は、シナリオファイルと同様にCSV形式のテキストファイルで結果ファイルとして保存される。結果ファイルの内容をVC3300の画面上で閲覧する場合は、「Cursor to Fail」をメニューから選択して、Fail判定となったテスト項目を簡単に検索することができる。結果ファイルはシナリオファイルに端末情報、動作結果、測定値、判定結果を追記した形式となっている。結果ファイルは内容を編集せずに、シナリオファイルとして再利用することもできる。例えばある検査工程で不良と判定された携帯電話機を別の修理工程に移した場合、結果ファイルがあれば同一の条件で確実に再試験を実施することができる。

4. おわりに

以上、本稿ではVC3300の優れたコストパフォーマンスを実現したキー技術を中心に紹介した。最初に述べた通り、携帯電話メーカー各社は機能向上と同時に生産コストの低減に日々取り組んでいる。そのコストには設備購入価格、テストコスト、スペースコスト、修理の頻度、等さまざまなコスト要因がある。

VC3300はこれらのコスト低減に貢献することを使命として開発したものである。今後も携帯電話の規格進化に追従して、各種オプションの開発を進めていく。

参考文献

- (1) 石津哲 他, “W-CDMA/GSMデュアル端末対応携帯電話機テスタ VC200シリーズ”, 横河技報, Vol. 49, 2005, p. 75-78

* ‘Ethernet’ は、富士ゼロックス株式会社の登録商標です。その他、本文中の製品名及び各称は、各社の商標または登録商標です。